

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭57-195395

⑬ Int. Cl.<sup>3</sup>  
G 11 C 29/00  
G 06 F 1/00

識別記号  
1 0 2

庁内整理番号  
7922-5B  
6913-5B

⑭ 公開 昭和57年(1982)12月1日

発明の数 1  
審査請求 未請求

(全 2 頁)

⑮ 停電時におけるメモリバックアップ方法

東京都港区芝五丁目33番1号日  
本電気株式会社内

⑯ 特 願 昭56-79528

⑰ 出 願 人 日本電気株式会社

⑱ 出 願 昭56(1981)5月26日

東京都港区芝5丁目33番1号

⑲ 発 明 者 高橋修一

⑳ 代 理 人 弁理士 内原晋

明 細 書

1. 発明の名称

停電時におけるメモリバックアップ方法

2. 特許請求の範囲

メモリへ消滅してはいけないデータを書き込み中に停電に遭遇した場合に停電検出後も消滅してはいけないデータ書き込み中には、メモリへの書き込みを続行させ、消滅してはいけないデータ書き込み終了後にメモリをデータ保持モードに切替えることを特徴とする停電時におけるメモリバックアップ方法。

3. 発明の詳細な説明

本発明は停電時におけるメモリのバックアップ方法に関する。

従来、停電時におけるメモリバックアップ方法は第1図に示すように、停電検出回路SDCで停電を検出すると、メモリMEMに対しデータ保持

モード信号を送出していた。尚、SDCは停電バックアップ回路で停電時電池に切換えるものである。したがって消滅してはいけないデータ(以後重要データと記す)をメモリへ書き込み中に停電を検出すると重要データがメモリへ書き込まれず、重要データの内容が消えてしまうという欠点があった。

本発明は重要データ書き込み時は重要データ書き込み中であることを識別し、停電を検出しても書き込み終了迄はメモリへのデータ保持モード信号を送出しないことにより上記欠点を解決し、重要データの内容が消えてしまうのを防ぐことができるようにした装置を提供するものである。

本発明によると、メモリへ消滅してはいけないデータを書き込み中に停電に遭遇した場合に停電検出後も消滅してはいけないデータ書き込み中には、メモリへの書き込みを続行させ、消滅してはいけないデータ書き込み終了後にメモリをデータ保持モードに切替えることを特徴とする停電時におけるメモリバックアップ方法が得られる。

次に本発明の実施例について図面を参照して説明する。

第2図は本発明の一実施例のブロック図で、停電バックアップ回路SBCと停電検出回路SDCと重要データ書き込み識別回路IDWとデータ保持モード信号送出回路DHMとメモリ部MEMを含む。

停電バックアップ回路SBCは停電時にバッテリよりメモリへ電源を供給する回路である。停電検出回路SDCは供給電源Vccがある電圧値に下がると停電と検出し、その情報をデータ保持モード信号送出回路DHMへ送出する。重要データ書き込み識別回路IDWはCPUのオーダにより重要データ書き込み中か否かを識別し、その情報をデータ保持モード信号送出回路へ送出する回路である。尚ここでstartは重要データ書き込み開始、stopは重要データ書き込み終了を示している。データ保持モード信号送出回路DHMは停電検出回路SDCが停電を検出しても重要データ書き込み識別回路IDWが重要データ書き込み中であるとメ

モリ部MEMへデータ保持モード信号 $\Phi$ を送出せず、重要データ書き込み終了後にデータ保持モード信号 $\Phi$ を送出する。

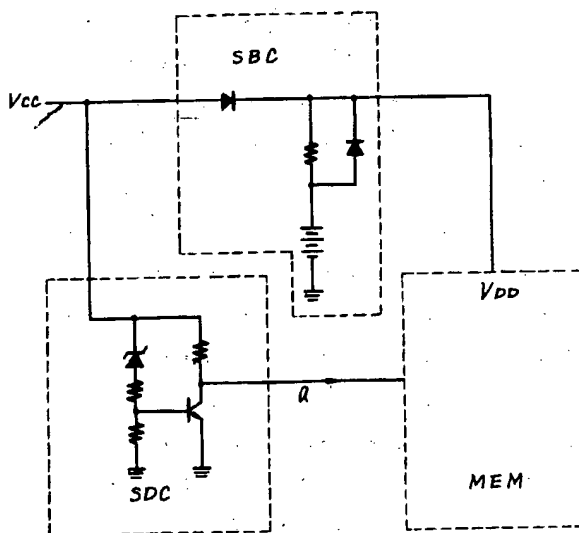
本発明は以上説明したように、重要データ書き込み時は、重要データ書き込み中であることを識別し、停電を検出しても書き込み終了迄はメモリへのデータ保持モード信号を送出しないことにより、重要データの内容が消えてしまうことを防ぐ効果がある。

#### 4. 図面の簡単な説明

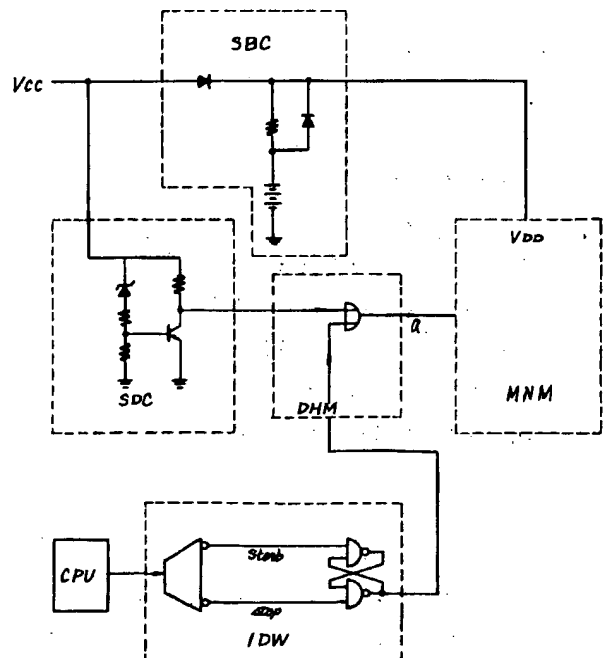
第1図は従来のメモリバックアップ回路のブロック図、第2図は本発明の一実施例の回路構成図である。

SBC……停電バックアップ回路、SDC……停電検出回路、DHM……データ保持モード信号送出回路、IDW……重要データ書き込み識別回路、MEM……メモリ部。

代理人 弁理士 内 原 晋



第 1 図



第 2 図